# Nome, cognome, matricola ................................…………….......................……………………...............................................

# Calcolatori Elettronici (12AGA) –esame del 8.11.2021

# Domande a risposta chiusa (è necessario rispondere correttamente ad almeno 6 domande).

# Tempo: 15 minuti.

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| 1 | Si consideri un circuito sequenziale sincrono con 33 ingressi, 27 uscite e 130 stati. Qual è il numero minimo di flip flop necessari per la sua implementazione ? |  | | | | | |
|  |  |  | | | |  |  |
| 2 | Si consideri una cache set associative a 4 vie composta da 256 insiemi in cui ciascuna linea corrisponde a 32 byte che usa la tecnica del write-back. Qual è la dimensione complessiva della cache, senza contare i bit destinati al campo tag? | 256 byte | | | | A |  |
| 4k byte | | | | B |  |
| 16k byte | | | | C |  |
| 32k byte | | | | D |  |
|  |  |  | | | |  |  |
| 3 | Si confrontino il meccanismo dell’interrupt e quello del polling. Quale delle affermazioni a fianco è vera ? | L’interrupt può gestire un numero più elevato di periferici | | | | A |  |
| L’interrupt è più facile da implementare | | | | B |  |
| L’interrupt permette di gestire dispositivi più veloci | | | | C |  |
| L’interrupt richiede una minore attività computazionale da parte del processore | | | | D |  |
|  |  |  | | | |  |  |
| 4 | Si consideri un sistema che utilizza il meccanismo del  Isolated I/O per accedere alle periferiche: come è  possibile eseguire in tale caso le operazioni di I/O? | Attraverso una generica istruzione che fa accesso alla memoria | | | | A |  |
| Attraverso specifiche istruzioni dedicate alla gestione dell’Input/Output | | | | B |  |
| Attraverso l’interrupt | | | | C |  |
| Attraverso il DMAC | | | | D |  |
|  |  |  | | | |  |  |
| 5 | Con riferimento al circuito riportato sotto, si determini il ritardo ad esso associato (in ns), assumendo che ciascuna porta logica abbia un ritardo di 5 ns.  Immagine che contiene orologio  Descrizione generata automaticamente |  | | | | | |
|  |  |  | | | | | |
| 6 | Si consideri la memoria di microcodice esistente in un’unità di controllo microprogrammata, e si assuma che la memoria sia composta da 702 parole da 58 bit ciascuna. Quanti bit sono necessari per il μPC? | 7 | | | | A |  |
| 10 | | | | B |  |
| 58 | | | | C |  |
| 702 | | | | D |  |
|  | | |  |  |
| 7 | Si consideri il meccanismo della memoria virtuale: dove risiete la MAT ? | Nella memoria principale | | | | A |  |
| Nella MMU | | | | B |  |
| Nella cache | | | | C |  |
| Nella memoria secondaria | | | | D |  |
|  |  |  | | | |  |  |
| 8 | Si consideri l’istruzione add $s4, $s2, $t2.  Quanti cicli di clock richiede la sua esecuzione considerando un’architettura MIPS con multycycle datapath? | 1 | | | | A |  |
| 5 | | | | B |  |
| 10 | | | | C |  |
| 100 | | | | D |  |
|  |  |  | | | | | |
| 9 | Quale dei seguenti dispositivi può diventare master  di un bus? | Interfaccia di periferico | | | | A |  |
| Memoria | | | | B |  |
| Interrupt Controller | | | | C |  |
| DMAC | | | | D |  |

|  |  |  |
| --- | --- | --- |
| 10 | Quale valore (in decimale) sarà presente in $t0 dopo l’esecuzione dell’istruzione  srl $t0, $t1, 2  assumendo che $t1 contenga il valore 4? |  |

**Risposte corrette**

|  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | 10 |
| 8 | D | D | B | 20 | A | A | 5 | D | 16 |

# Nome, cognome, matricola ….............................…………….......................……………………...............................................

# Domande a risposta aperta (sino a 5 punti per ogni domanda) – Non è possibile consultare alcun materiale - Tempo: 40 minuti.

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| 11 | Si consideri un processore connesso ad una memoria da 4KB e dotato di una cache direct mapped da 16 linee, ciascuna da 16 byte. Assumendo che inizialmente le 16 linee contengano i primi 16 blocchi di memoria (quindi la linea 0 contiene il blocco 0, la linea 1 il blocco 1, e così via), si determini quali dei seguenti 12 accessi in memoria da parte del processore provocano un hit, e quali un miss, scrivendo H o M nella colonna di destra della corrispondente riga nella tabella.   |  |  |  |  | | --- | --- | --- | --- | | Indirizzo | Blocco | Linea acceduta | H/M | | 0100 0000 0011 | 64 | 0 | M | | 0100 0001 0001 | 65 | 1 | M | | 0000 0100 1000 | 4 | 4 | H | | 0110 0000 1111 | 96 | 0 | M | | 0100 0001 1001 | 65 | 1 | H | | 0100 0001 0011 | 65 | 1 | H | | 0000 1010 0001 | 10 | 10 | H | | 0000 1011 1101 | 11 | 11 | H | | 0000 0011 0011 | 3 | 3 | H | | 0100 1000 0001 | 72 | 8 | M | | 0100 1000 1001 | 72 | 8 | H | | 0000 0110 0001 | 6 | 6 | H | |
| 12 | Un sommatore può essere realizzato utilizzando varie architetture, tra le quali le seguenti   * Sommatore seriale * Sommatore di tipo Ripple Carry Adder * Sommatore di tipo Carry Lookahead Adder.   Per ciascuna di esse   1. Si elenchino i componenti hardware richiesti, specificando quanti componenti sono necessari per realizzare un sommatore su n bit e descrivendo i collegamenti tra i vari componenti 2. Se ne descriva il funzionamento 3. Si illustrino vantaggi e svantaggi. |
| 13 | Le memorie RAM dinamiche possono essere statiche o dinamiche.   1. Per ciascuno dei due tipi si descriva la struttura e il funzionamento della cella elementare che memorizza 1 bit. 2. Si descrivano i vantaggi e svantaggi reciproci delle due soluzioni. 3. Si illustri il meccanismo del refresh, spiegando come funziona e perché è necessario. |
| 14 | Si consideri un disco magnetico.   1. Si descriva l’organizzazione dei dati sul disco 2. Si descriva il meccanismo di accesso al generico blocco sul disco, specificando le tre componenti del tempo di accesso 3. Si elenchino vantaggi e svantaggi rispetto ad un’unità SSD. |

Nome, Cognome, Matricola:………………………………………………………………………………………

**Esercizio di programmazione**

sino a 12 punti – è possibile consultare solamente il foglio consegnato con l’instruction set MIPS - tempo: 60 minuti

Data una sequenza di interi con segno, rappresentati come *word* in memoria, si scriva una procedura **costante** in grado di determinare la posizione della più lunga sottosequenza composta da valori uguali nel vettore e il numero di elementi che la compongono.

Il vettore su cui la procedura lavora è già inizializzato. La procedura riceve in $a0 l’indirizzo del vettore e in $a1 la sua lunghezza, mentre restituisce nel registro $v0 il numero di elementi della sottosequenza e nel registro $v1 l’indice del primo elemento di tale sottosequenza.

Si lavori nell’ipotesi per cui esista una singola sottosequenza della dimensione massima.

Esempio (vettore di 12 elementi):

vet: .word 15, 64, 9, 2, 2, 2, 2, 1, 294, 52, -4, 5

La procedura dovrà fornire (si assuma che gli elementi del vettore abbiano indice variabile tra 0 e 11):

$v0 = 4, $v1 = 3.

Di seguito un esempio di programma chiamante:

.data

vet: .word 15, 64, 9, 2, 4, 2, 2, 1, 294, 52, -4, 5

.text

.globl main

.ent main

main: subu $sp, $sp, 4

sw $ra, 0($sp)

la $a0, vet # indirizzo di vet

li $a1, 12 # dimensione di vet

jal monotono

lw $ra, 0($sp)

addiu $sp, $sp, 4

jr $ra